

В. А. Козлов – студент кафедры управления и информатики в технических системах

М. В. Бураков (канд. техн. наук, доц.) – научный руководитель

МОДЕЛИРОВАНИЕ НЕЧЕТКОГО РЕГУЛЯТОРА В PROTEUS

В последние годы произошло обогащение возможностей пакетов схемотехнического моделирования за счет имитации работы микроконтроллеров в составе электронных схем. Это в полной мере относится к пакету Proteus, который позволяет очень достоверно моделировать и отлаживать достаточно сложные устройства, в которых может содержаться несколько МК одновременно и даже разных семейств в одном устройстве [1, 2]. Он состоит из двух основных модулей: ISIS и ARES. Графический редактор принципиальных схем ISIS служит для ввода разработанных проектов с последующей имитацией и передачей в ARES. Графический редактор печатных плат ARES имеет встроенный менеджер библиотек и автотрассировщик ELECTRA.

Цикл проектирования нечеткой системы управления начинается разработкой в MatLab нечеткого регулятора, управляющего объектом, математическое описание которого задано передаточной функцией (рис. 1).

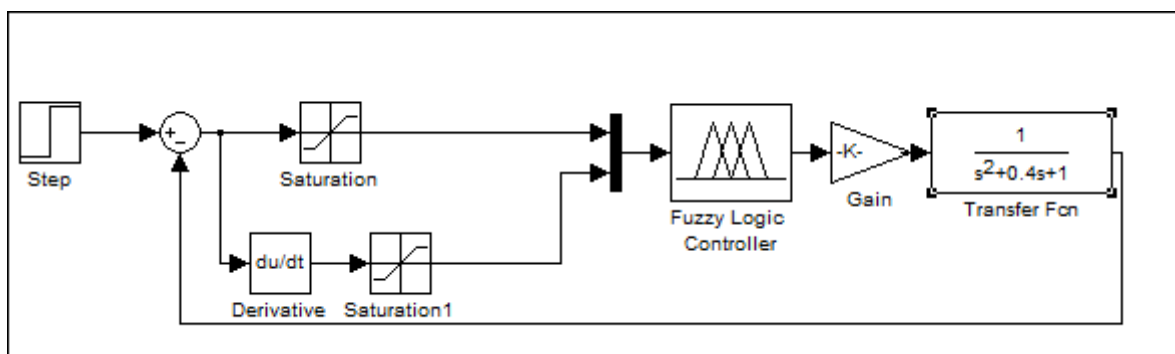


Рис. 1. Структура нечеткой системы управления в MatLab

Для аппаратной реализации системы управления необходимо разработать алгоритм и программу, а также принципиальную схему микроконтроллерной системы управления.

В создаваемой системе управления микропроцессор должен выполнять следующие задачи [3]:

- выполнять аналого-цифровое преобразование;
- осуществлять расчет функции, имитирующей производную;
- хранить базу правил нечеткого регулятора и описание термов лингвистических переменных;
- вычислять степень принадлежности входящего сигнала и его производной к термам лингвистических переменных;
- рассчитывать сигнал управления методом «центра масс»;
- выводить сформированный сигнал управления на соответствующие контакты, для передачи сигнала в ЦАП.

В качестве ядра системы управления был выбран ATMEGA8535. Этот микропроцессор имеет встроенный АЦП, поэтому аналого-цифровое преобразование реализуется программно, а для цифро-аналогового преобразования понадобится внешний ЦАП (рис. 2).

Модель объекта управления, собранная на базе операционных усилителей, показана на рис. 3.

Управляющая программа была разработана на языке Си с использованием элементов языка ассемблера. Отладка управляющей программы связана с обеспечением близости переходных процессов в системе, полученных при моделировании в MatLab и наблюдаемых при моделировании принципиальной схемы в Proteus. Причины возникающих расхождений могут быть самыми разнообразными – неверный выбор шага квантования, ошибки в логике работы программы, неправильный выбор режимов работы периферийных устройств и т.п. Использо-

вание Proteus дает здесь колоссальные преимущества, т.к. возможна пошаговая отладка программы совместно с контролем состояния элементов схемы.

Как показывает рис. 4, была получена достаточно высокая степень близости.

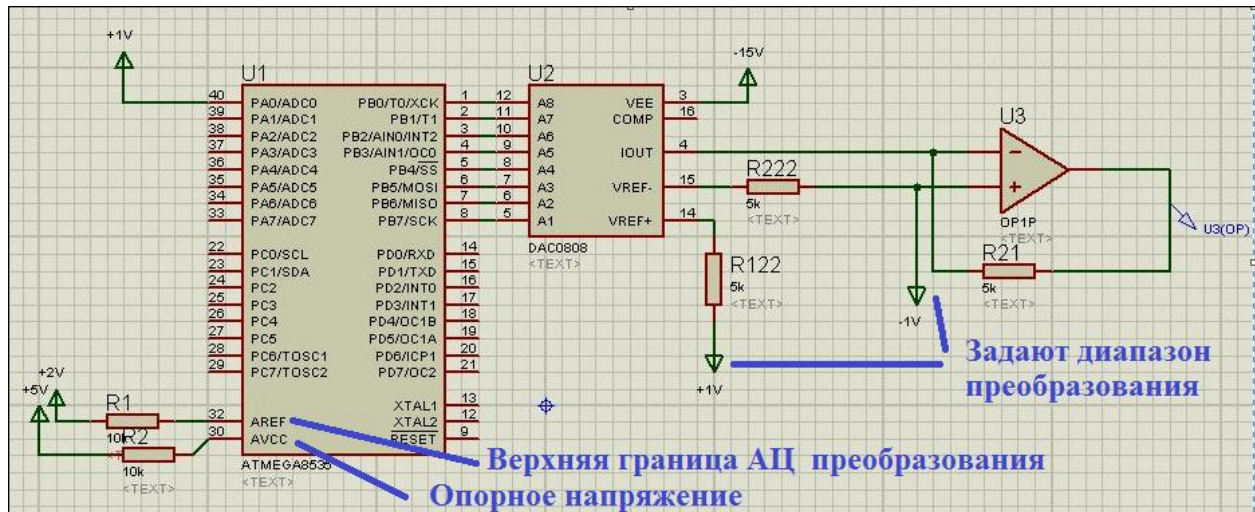


Рис. 2. Подключение ЦАП к микроконтроллеру

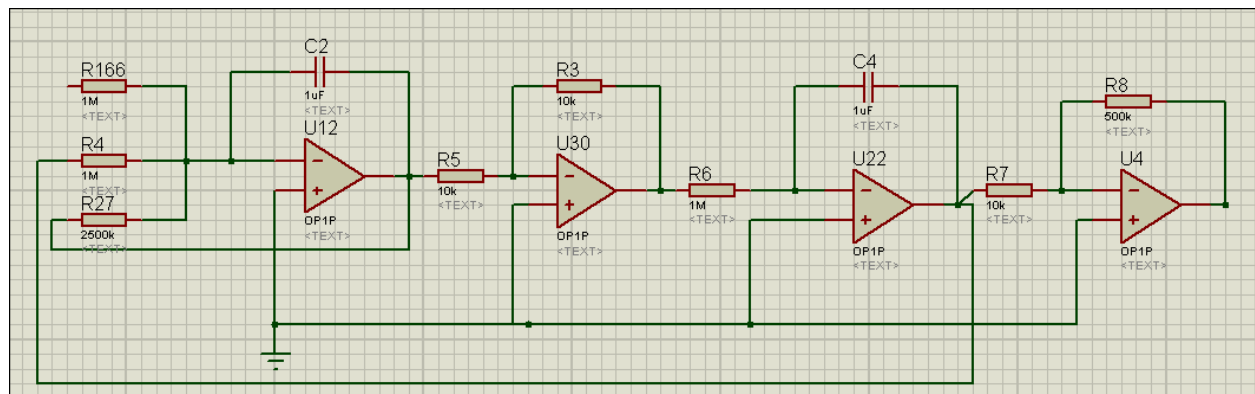


Рис. 3. Модель объекта управления в Proteus

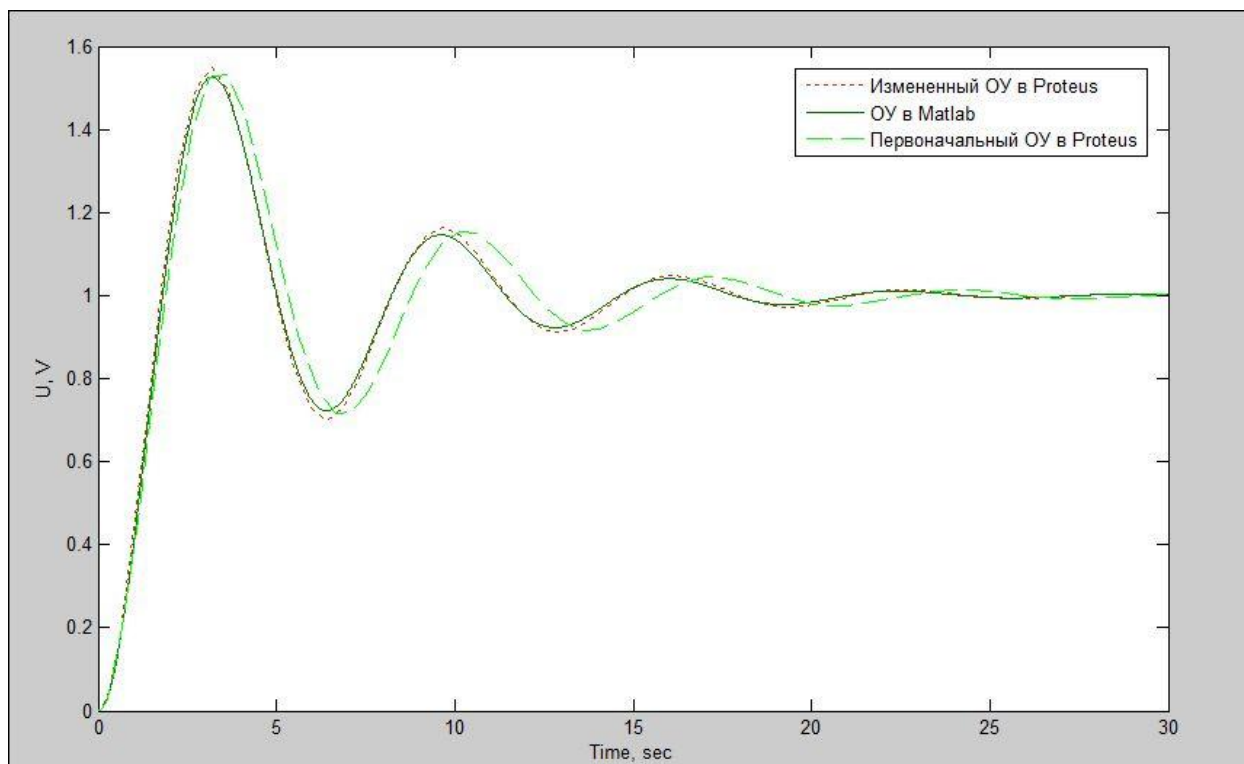


Рис. 4. Сравнение графиков переходных процессов

Первоначальный вариант переходного процесса (рис. 4) оказался более медленным, чем полученный в MatLab, однако при уменьшении шага квантования по времени качество управления было улучшено.

Таким образом, использование Proteus позволило довести процесс проектирования нечеткого регулятора до стадии аппаратной реализации.

Библиографический список

1. www.labcenter.co.uk – официальный сайт компании Labcenter.
2. Максимов А. Моделирование устройств на микроконтроллерах с помощью программы ISIS из пакета Proteus VSM // Радио, №5, 2005. С.30-33.
3. Бураков, М. В. Нечеткие регуляторы: учеб. пособие / М. В. Бураков; ГУАП. СПб., 2010 г. 252 с.